

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07312370 A**

(43) Date of publication of application: **28 . 11 . 95**

(51) Int. Cl. **H01L 21/331**  
**H01L 29/73**  
**H01L 21/8222**  
**H01L 27/06**  
**H01L 29/861**

(21) Application number: **06025277**

(22) Date of filing: **23 . 02 . 94**

(30) Priority: **24 . 02 . 93 KR 93 9302593**

(71) Applicant: **SAMSUNG ELECTRON CO LTD**

(72) Inventor: **KIM HOHYUN**  
**PARK CHANHO**

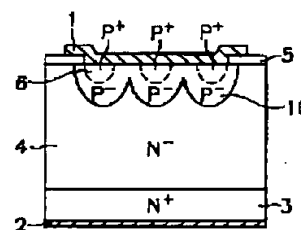
(54) **SEMICONDUCTOR DEVICE**

(57) Abstract:

**PURPOSE:** To provide a semiconductor device wherein manufacturing cost is reduced, manufacturing is facilitated and system efficiency is improved, by forming an electrode of a single layer, after a diffusion region is diffused in a multiple contact wherein heavily doped parts and lightly doped parts are formed in a compound manner.

**CONSTITUTION:** This device consists of the following; a heavily doped silicon substrate 3 and a lightly doped silicon substrate 4 which are formed in order and have a first conductivity type, a lightly doped well 10 formed by diffusing impurities of a conductivity type opposite to the first conductivity in the upper part of the lightly doped silicon substrate 4, a heavily doped well 6 formed by selectively diffusing impurities having the same conductivity type in the upper part of the lightly doped well 10, in the same position as the lightly doped well 10, an anode 1 formed above the lightly doped well 10 and the heavily doped well 6, and a cathode 2 formed under the heavily doped substrate 3.

COPYRIGHT: (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-312370

(43) 公開日 平成7年(1995)11月28日

(51) Int.Cl.<sup>6</sup>

H 0 1 L 21/331  
29/73  
21/8222

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 29/ 72

27/ 06

1 0 1 D

審査請求 未請求 請求項の数 4 O L (全 5 頁) 最終頁に続く

(21) 出願番号 特願平6-25277

(22) 出願日 平成6年(1994)2月23日

(31) 優先権主張番号 9 3 P 2 5 9 3

(32) 優先日 1993年2月24日

(33) 優先権主張国 韓国 (K R)

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 金 虎鉉

大韓民国京畿道富川市中區鶴洞31-7番地

(72) 発明者 朴 贊毫

大韓民国仁川直轄市北區桂山洞930 三換

アパート105-605

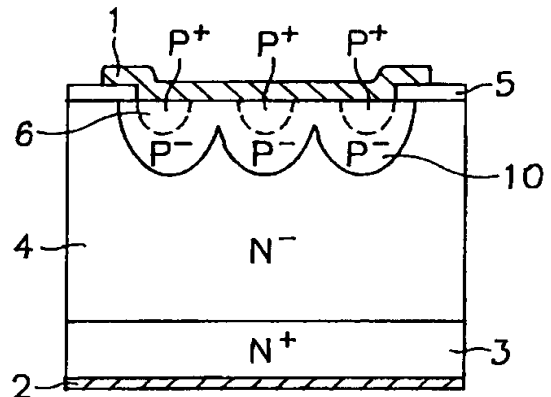
(74) 代理人 弁理士 深見 久郎 (外3名)

(54) 【発明の名称】 半導体装置

(57) 【要約】

【目的】 拡散領域を高濃度と低濃度部分とが複合構成される多重コンタクトに拡散させた後、単一層で陽極を形成することによって、製造費用節減および容易な製作が実現できるだけでなく、システム効率を高めることができる、半導体装置を提供する。

【構成】 順次形成され、それぞれ第1導電型からなる高濃度シリコン基板3および低濃度シリコン基板4と、低濃度シリコン基板4上部に第1導電型と反対導電型の不純物が拡散されてなる低濃度ウェル10と、同一導電型からなり、低濃度ウェル10と同一の位置で低濃度ウェル10上部に選択的に拡散し形成された高濃度ウェル6と、低濃度ウェル10および高濃度ウェル6上部に形成された陽電極1と、高濃度基板3下部に形成された陰電極2とからなる。



## 【特許請求の範囲】

【請求項 1】 順次形成され、それぞれ第 1 導電型からなる高濃度シリコン基板および低濃度シリコン基板と、前記低濃度シリコン基板上部に第 1 導電型と反対導電型の不純物が拡散されてなる低濃度ウェルと、前記低濃度ウェルと同一導電型からなり、前記低濃度ウェルと同一な位置で低濃度ウェル上部に選択的に拡散し形成された高濃度ウェルと、前記低濃度ウェルおよび高濃度ウェル上部に形成された陽電極と、前記高濃度基板下部に形成された陰電極とから構成されることを特徴とする、半導体装置。

【請求項 2】 前記低濃度および高濃度ウェルは、多数個からなる多重壁構造を有することを特徴とする、請求項 1 記載の半導体装置。

【請求項 3】 前記低濃度シリコン基板上に拡散された高濃度基板は、同一タイプの高濃度不純物を選択拡散し多数個で相互分離されるよう形成することを特徴とする、請求項 1 記載の半導体装置。

【請求項 4】 少なくとも 1 つのトランジスタとダイオードとが側方向に一体に形成されているバイポーラ半導体装置において、前記トランジスタはエミッタ、ベースおよびコレクタ領域が垂直型構造をなし、前記ダイオードは、前記トランジスタのコレクタ電極で形成される陰電極と、前記陰電極上部にトランジスタのコレクタで順次的に形成された高濃度基板および低濃度基板と、前記コレクタ領域と反対導電型の低濃度および高濃度不純物が単一層で形成された低濃度ウェルおよび高濃度ウェルと、前記ウェル上にトランジスタのベースとダイオードの陰極が連結され共通電極で形成された陽電極とから構成されることを特徴とする、半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、陽極層が低濃度部分を有する PN 接合型半導体装置に関するものであり、より詳しくは、陽極形成時、コンタクトを部分的に形成し不純物を拡散させることによって得られる低濃度層を用いて、蓄積されたキャリアが陽極端子を通じて簡単に除去できるようにして、低損失、速い逆回復特性を有することができるようにした接合部を有する、半導体装置に関するものである。

## 【0002】

【従来の技術】 図 8 ないし図 11 は、拡散領域が形成されている従来の半導体装置の断面図であり、図 8 は基本的な PN ダイオードの垂直構造図を、図 9 ないし図 11 は逆回復時間の短縮のため用いられた公知の PN ダイオ

ード構造を示す断面図である。

【0003】 一般に、順バイアスされたダイオードにおいては、過剰少数キャリアにより電荷が蓄積されるようになり、この蓄積された電荷は順方向電流に比例し、外部回路に沿って決められた傾きに順方向導通状態で逆方向にスイッチングするようになる。この際、高耐圧ダイオードは、デバイス内に高抵抗を有するので、逆回復時間（再結合時間）が長くなってダイオードのスイッチング周波数が高くなるほど、損失は急激に増加するようになる。

## 【0004】

【発明が解決しようとする課題】 しかしながら、このように動作周波数が高くなると、素子の損失が増加するようになるので、損失を防止するための回路が別途に設計されなければならないという困難さが伴うようになる。これに対する解決策として、速い逆回復特性を有するショットキバリアダイオード (schottky barrier diode) が用いられたが、これは大きい漏洩電流と低い耐圧という短所を有していた。

【0005】 これを改善したものとしては、図 8 に示したように、一般的なダイオード構造にライフタイムキラをドーピングして逆回復時間を縮めようと努めた構造が挙げられる。

【0006】 前記図面で見られるように、従来の半導体装置は、基本的に上下に陰電極 2 および陽電極 1 が形成されており、前記陰電極上に N<sup>+</sup> 型の高濃度基板 3 が積層されており、前記 N<sup>+</sup> 型高濃度基板 3 上にはまた N<sup>-</sup> 型の低濃度基板 4 が積層されており、前記陽電極の両側に一部重なるよう拡散用マスキング絶縁膜 5 が形成されており、前記マスキング絶縁膜が形成された陽電極の下段拡散領域に P<sup>+</sup> 型の高濃度陽極層 6 が形成された構造からなっている。

【0007】 しかしながら、この方法も、高い電圧降下と高温における漏洩電流増加により、システムの効率が低下するという問題点を有していた。

【0008】 最近、速い逆回復特性を有するようにする構造で、図 9 に示したもののようにより深い P<sup>+</sup> ジャンクションを形成した後、ボロンイオン注入により浅い P<sup>-</sup> 層を形成し、従来より速い逆回復時間、低い電圧降下を実現し、その他、図 10 に示した構造のように、P<sup>+</sup> と N<sup>-</sup> とが拡散領域内で複合的に構成されるユニバーサルコンタクトを作りあげた。さらに、図 11 に示したように、P<sup>+</sup> をまず選択拡散させた後、ショットキバリアコンタクト 9 を形成した構造または逆回復特性を有する構造も既に公知された技術のうちの 1 つである。

【0009】 ここで、前記表面に示した部材番号 1 は陽電極を、2 は陰電極を、3 は N<sup>+</sup> 型の高濃度基板を、4 は N<sup>-</sup> 型の低濃度基板を、5 はマスキング絶縁膜を、6 は P<sup>+</sup> 型の高濃度陽極層を、7 は P<sup>-</sup> 型の低濃度陽極層

10

20

30

40

50

を、8はN<sup>+</sup>型の高濃度陽極層を、9はショットキバリアコンタクトを示す。

【0010】一方、前記図面（図9、10、11）で示した構造は、P<sup>+</sup>ジャンクションを形成した後、他の層を追加して、たとえば、P<sup>+</sup>P、P<sup>+</sup>N<sup>+</sup>、P<sup>+</sup>ショットキコンタクトのような形態で拡散領域を形成するようになるので、工程が構造の複雑さに応じて複雑になり、煩雑になるという問題点を有していた。

【0011】これに対して、本発明は、前記のような点を勘案して改良したものであって、拡散領域を高濃度と低濃度部分が複合構成されるように多重拡散させた後、単一層で陽極を形成することによって、製造費用節減および容易な製作が実現できるだけでなく、システム効率を高めることができる半導体装置を提供することにその目的がある。

#### 【0012】

【課題を解決するための手段】したがって、前記のような目的を達成するための本発明の半導体装置は、順次形成され、それぞれ第1導電型からなる高濃度シリコン層と低濃度シリコン層とからなる基板と、低濃度シリコン層上部に第1導電型とは反対導電型の不純物が拡散されてなる低濃度ウェルと、反対導電型からなり低濃度ウェルと重なり合う位置で低濃度ウェル上部に選択的に拡散されて形成された高濃度ウェルと、低濃度ウェルおよび高濃度ウェル上部に形成された第1電極と、高濃度基板下部に形成された第2電極とからなる。

【0013】好ましくは、低濃度および高濃度ウェルは、多数個からなる多重壁構造を有するとよい。

【0014】また、好ましくは、低濃度シリコン基板の上に拡散された高濃度基板は、同一タイプの高濃度不純物を選択拡散し多数個で相互分離されるよう形成するとよい。

【0015】一方、本発明に従う他の構成を有する半導体装置は、少なくとも1つのトランジスタとダイオードが横並び的に一体に形成されている絶縁ゲートバイポーラ半導体装置において、トランジスタはエミッタ、ベースおよびコレクタ領域が垂直型構造をなし、ダイオードはトランジスタのコレクタ電極で形成される第2電極と、第2電極上部にトランジスタのコレクタとして順次的に形成された第1導電型の高濃度層と低濃度層とからなる基板と、コレクタ領域と反対導電型で低濃度および高濃度が単一領域内に形成された低濃度ウェルおよび高濃度ウェルと、このウェル上にトランジスタのベースと連結された共通電極を有する構造を特徴とする。

#### 【0016】

【実施例】以下、添付した図面を参照して、本発明の実施例に対して詳細に説明する。

【0017】図1から図3は、本発明に従う半導体装置を示したものであって、図1は多重拡散垂直構造図を、図2は拡散用マスキング絶縁膜を除去し電極を形成した

垂直構造図を、図3は陰極層に高濃度選択拡散した後、本発明の陽極層を選択拡散した構造を示す断面図である。

【0018】また、図4から図6は、本発明の実施例に従う等価回路図を示すものであり、図4はトランジスタとクランプダイオードの等価回路図を、図5はダイオードとNPNバイポーラトランジスタとから構成された垂直構造図を、図6は絶縁ゲートバイポーラトランジスタと並列連結され誘導型負荷の逆起電力を吸収するために用いられる等価回路図を示す。

【0019】さらに図7は、基準のダイオードと本発明のダイオード逆回復時間を比較測定した波形図である。

【0020】前記図面で見られるように、本発明に従う半導体装置は、図2に示したように、半導体の上下側に形成された陽電極1および陰電極2と、前記陰電極2が形成された高濃度シリコン層3上に形成された低濃度層4と、前記高濃度層3が隣接して形成された低濃度シリコン層4の他の側にタイプが異なる不純物を選択拡散して形成させた高濃度ウェル領域6および低濃度ウェル領域10とから構成され、全体的に高濃度と低濃度とが複合構成された1つの層に連結される構造からなる。

【0021】一方、これとは多少異なる構造を有する本発明に従う半導体装置としては、図5に示したように、少なくとも1つのトランジスタとダイオードとが側方向に一体に形成されているバイポーラ半導体装置において、前記トランジスタはエミッタ14と、ベース13およびコレクタ領域が垂直型構造をなし、前記ダイオードは前記トランジスタのコレクタ電極で形成される陰電極20と、前記陰電極20上部にトランジスタのコレクタで順次的に形成された高濃度層18および低濃度層19と、前記コレクタ領域と反対導電型で低濃度および高濃度が単一層で形成された低濃度ウェル10および高濃度ウェル6と、前記ウェル上にトランジスタのベースと連結され共通電極として形成された陽電極17とからなる構造を有する。

【0022】前記低濃度および高濃度からなる前記低濃度ウェル10および高濃度ウェル6は、2つ以上の多重ウェルを構成するように不純物を拡散させ、前記低濃度シリコン基板12下端に形成された高濃度領域11は図3に示したように、同一タイプの高濃度不純物を選択拡散して多数個の相互分離された構造で形成させる構造もやはり可能である。

【0023】ここで、前記低濃度ウェル10および高濃度ウェル6は、P<sup>+</sup>およびP<sup>-</sup>タイプから構成され、高濃度シリコン層3および低濃度シリコン層4はN<sup>+</sup>およびN<sup>-</sup>タイプから構成される。

【0024】順バイアス時、過剰少数キャリア形態で蓄積された電荷は、外部回路に従って決められた電流変化（ $-di/dt$ ）でスイッチングするようになるが、この際、蓄積された電荷を迅速に除去したい。陽極をボロ

ン拡散する場合、高濃度層6はホール移動の円滑な通路となり、低濃度層10は電子移動の通路役割ができるようになる。すなわち、陽極層全体が従来の場合のように、高濃度になった単一層であると、電子の移動が円滑ではなくて逆回復時間が長くなるが、本発明のように、2つ以上に多重拡散し高濃度と低濃度とが複合構成された単一層でウェルを構成させた後、陽極を形成する場合は、図7に示したように、逆回復時間を速くでき、著しいスイッチング能力の向上をもたらすことができることがわかる。

【0025】次に、本発明で提示された半導体装置を個別素子に用いる場合は、図4の等価回路図と図5の垂直構造図で示したように、単一チップにトランジスタとダイオードとを複合構成しクランプ用ダイオードを用いるとき、ダイオード順電圧がトランジスタのベースコレクタジャンクションの電圧降下より低くて逆回復時間が少ないので、飽和を縮めスイッチング時間を著しく短縮するようになる。さらに、図6に示した等価回路図でわかるように、絶縁ゲートバイポーラトランジスタ（IGBT）のエミッタとコレクタとの間に並列に連結して本発明のダイオードを速い逆回復特性が求められる誘導負荷逆起電力吸収用に用いることもできる。

【0026】この際、前記等価回路図で提示された部材番号21は、本発明のダイオード等価回路を示し、部材番号22はトランジスタ等価回路のコレクタ端子を、部材番号23はエミッタ端子を、部材番号24はベース端子を表わし、続けて、部材番号25はIGBTのゲート端子を、部材番号26はIGBT等価回路のコレクタ端子を、部材番号27はIGBT等価回路のエミッタ端子を、部材番号28はIGBT等価回路のエミッタとコレクタとが直列連結された端子を示す。

【0027】一方、図7で示した図面の符号29は、従来一般ダイオードの逆回復時間を測定した波形を示したものであり、符号30は本発明に従うダイオード逆回復時間を測定した波形を示したものである。

#### 【0028】

【発明の効果】前述のように、本発明によると、深いP・ジャンクションと浅いPジャンクションの複合構成から発生する工程上の困難性を解決し、ショットキコンタクトを用いるとき、発生する高い逆電流、低い耐圧特性などのような問題点を解決するため、2つ以上に多重拡

\* 散し高濃度と低濃度とが複合構成された単一層の拡散で形成させることができ、製造が容易であり、さらに、単一チップにトランジスタとダイオードとが複合構成された場合、従来ではダイオードの速い逆回復特性を得るためライフタイムキラーをドーピングするとき、トランジスタ特性に影響が加わる短所が発生された反面、本発明においては、トランジスタのベース形成と同時にダイオードが形成されるよう構成されることによって、トランジスタの劣化特性がなく速い逆回復特性を有することができるダイオードが形成できるようになる。

#### 【図面の簡単な説明】

【図1】本発明に従う半導体装置の断面図である。

【図2】本発明に従う半導体装置の断面図である。

【図3】本発明に従う半導体装置の断面図である。

【図4】本発明の実施例に従うトランジスタとクランプダイオードの等価回路を示す図である。

【図5】本発明の実施例に従うダイオードと一般トランジスタとから構成された垂直構造図である。

【図6】本発明の実施例に従う絶縁ゲートバイポーラトランジスタと並列連結されフリーフィードバック用に用いられる等価回路を示す図である。

【図7】既存のダイオードと本発明のダイオード逆回復時間を比較測定した波形図である。

【図8】従来の技術に従う半導体装置の断面を示す図である。

【図9】従来の技術に従う半導体装置の断面を示す図である。

【図10】従来の技術に従う半導体装置の断面を示す図である。

【図11】従来の技術に従う半導体装置の断面を示す図である。

#### 【符号の説明】

1, 17 陽電極

2, 20 陰電極

3, 11, 18 高濃度シリコン基板

4, 12, 19 低濃度シリコン基板

6 高濃度ウェル領域

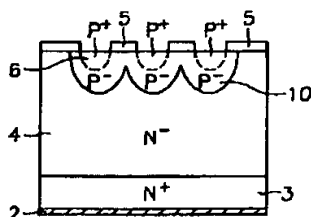
10 低濃度ウェル領域

13 ベース

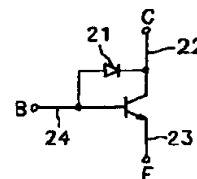
14 エミッタ

なお、各図中、同一符号は同一または相当部分を示す。

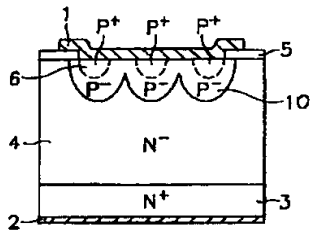
【図1】



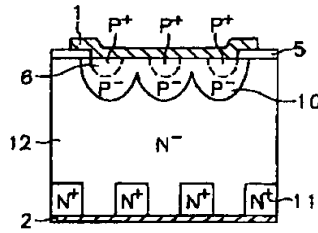
【図4】



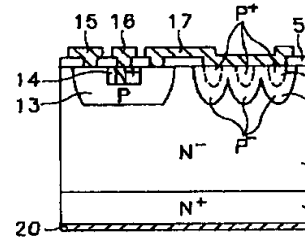
【図 2】



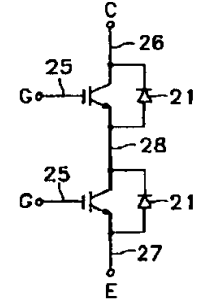
【図 3】



【図 5】

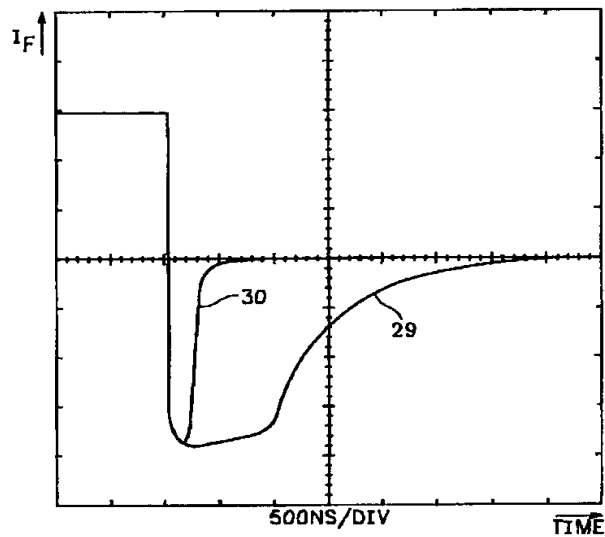


【図 6】

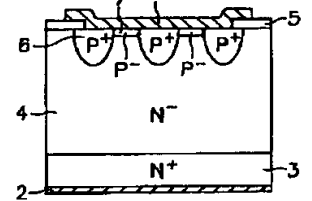
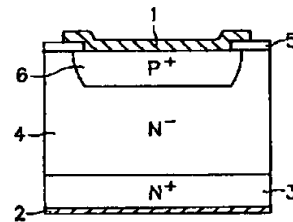


【図 7】

【図 8】

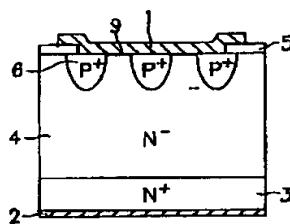
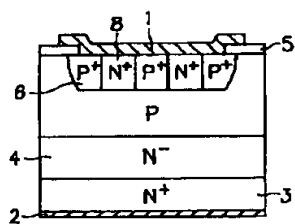


【図 9】



【図 10】

【図 11】



フロントページの続き

(51) Int. Cl. 6

H 0 1 L 27/06

29/861

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 29/91

C